



日 本 国 特 許 庁
JAPAN PATENT OFFICE

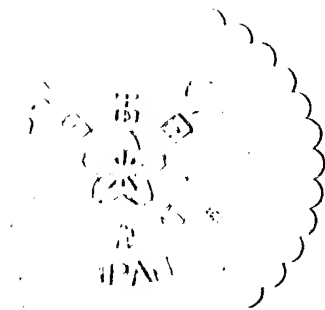
別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 1 月 2 7 日
Date of Application:

出 願 番 号 特 願 2 0 0 3 - 0 1 7 5 0 6
Application Number:
[ST. 10/C] : [J P 2 0 0 3 - 0 1 7 5 0 6]

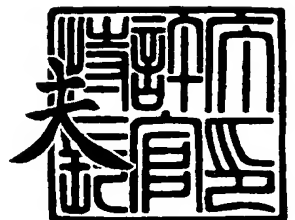
出 願 人 株 式 会 社 リ コ ー
Applicant(s):



2 0 0 3 年 1 2 月 2 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康



【書類名】 特許願

【整理番号】 0207597

【提出日】 平成15年 1月27日

【あて先】 特許庁長官殿

【国際特許分類】 H03F 01/00

【発明の名称】 半導体集積回路および該半導体集積回路を用いた音響素子ドライブアンプ

【請求項の数】 4

【発明者】

 【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

 【氏名】 愛須 克彦

【特許出願人】

 【識別番号】 000006747

 【氏名又は名称】 株式会社リコー

 【代表者】 桜井 正光

【代理人】

 【識別番号】 100090527

 【弁理士】

 【氏名又は名称】 舘野 千恵子

 【電話番号】 03-5731-9081

【手数料の表示】

 【予納台帳番号】 011084

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

 【包括委任状番号】 0201037

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体集積回路および該半導体集積回路を用いた音響素子ドライバンプ

【特許請求の範囲】

【請求項 1】 定電流で容量素子を充電することにより、時間に対して線形な電圧変化を作り出し、この電圧で MOS トランジスタのゲートを制御することで、該 MOS トランジスタの出力電流を時間に対して滑らかに変化させることを特徴とする半導体集積回路。

【請求項 2】 請求項 1 記載の半導体集積回路を用いて作り出された電圧を利用して、状態遷移の際に出力を時間に対して滑らかに変化させることを特徴とする音響素子ドライバンプ。

【請求項 3】 請求項 2 記載の音響素子ドライバンプにおいて、反転増幅回路として構成した場合に、プラス入力（リファレンス入力）に請求項 1 記載の半導体集積回路の出力を適用したことを特徴とする音響素子ドライバンプ。

【請求項 4】 請求項 1 記載の半導体集積回路を用いて、状態遷移の際にドライバンプの出力を時間に対して滑らかに変化させることを特徴とする半導体集積回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体集積回路および該半導体集積回路を用いた音響素子ドライバンプに関し、特に、電源投入時、スリープ解除時、スリープ移行時におけるポップ音を低減し、且つ所定電圧へのセtring時間を速くした半導体集積回路および該半導体集積回路を用いた音響素子ドライバンプに関する。

【0002】

【従来技術】

従来、ヘッドフォンなどの音響素子をドライブするアンプにおいて、電源投入時、スリープ解除時、スリープ移行時に、図 7 に示すように、容量素子（CLARG

E) と抵抗器 (R0, R1) による時定数で出力の立ち上がり、立ち下がりをするやかにした信号を用いることにより、状態変化の際の異音 (ポップ音) を低減していた (特許文献 1)。

M0はMOSトランジスタ、slpは入力信号、outは出力信号である。

【0003】

このポップ音を低減する場合に、ドライブアンプの出力そのものをダイレクトにゆるやかにする場合もあるし、ドライブアンプのリファレンス電圧をゆるやかにして間接的に、ドライブアンプの出力をゆるやかにする場合もある。

【0004】

容量素子と抵抗器による時定数で状態の遷移を緩やかにする場合、その立ち上がり (立ち下がり) 波形は、図 8 (a), (b) に示すように、

$$A * (1 - \exp(-T / (C * R))) \quad \cdots \text{式 1}$$

A: 状態遷移間の電圧変化 T: 時間 C: 容量値 R: 抵抗値
による波形となる。

図 8 (a) は入力信号 (slp) の波形図、図 8 (b) は出力信号 (out) の波形図である。

【0005】

【特許文献 1】

実公平7-22898号公報 (第 2 頁左欄、第 1 図)

【0006】

【発明が解決しようとする課題】

しかしながら、従来技術の手段では、容量素子への充電 (放電) 開始直後の電圧の傾きがもっとも大きく (図 8 (b) 参照)、この傾きを充分小さくして、音響素子からのポップ音が気にならない程度にするためには、信号のセトリング時間が数秒のオーダーになってしまっており、電源投入時、スリープ解除時、スリープ移行時などの機器の立ち上がり時間を制限していた。

【0007】

そこで本発明の課題は、電源投入時、スリープ解除時、スリープ移行時におけるポップ音を低減し、且つ所定電圧へのセトリング時間を速くした半導体集積回

路を提供することである。

【0008】

【課題を解決するための手段】

前記課題を解決するために請求項1の発明は、半導体集積回路の構成を、定電流で容量素子を充電することにより、時間に対して線形な電圧変化を作り出し、この電圧でMOSトランジスタのゲートを制御することで、該MOSトランジスタの出力電流を時間に対して滑らかに変化させるようにしてある。

【0009】

このようにすれば、例えば、図1(a)の半導体集積回路において、定電流源I0からの電流によって容量C0は充電され、この時A点の電圧の時間による変化は「 $dV/dt = I/C = \text{constant}$ 」となるので、時間に対して線形な電圧となる。

【0010】

この電圧を、MOSトランジスタM1のゲート-ソース間電圧として与えた場合、MOSトランジスタM1のドレイン電流は、 $V_{gs}-I_d$ 特性(図2)のように滑らかな立ち上がりとなる。

したがって、従来例のような、充電開始直後の急激な電圧変化は緩和される。

【0011】

また、請求項2では、音響素子ドライバンプの構成を、請求項1記載の半導体集積回路を用いて作り出された電圧を利用して、状態遷移の際に出力を時間に対して滑らかに変化させるようにしてある。

【0012】

以上の構成は、例えば、図5に示すようになる。図5において状態遷移の際にドライバンプはONしており、その出力が滑らかに変化する。即ち、例えば、図3、図4に示すように、半導体集積回路の出力端子outの出力電圧を滑らかにしているので(図4(c))、音響素子(スピーカ)から出力するポップ音を抑制することができる。

【0013】

また、請求項3では、請求項2記載の音響素子ドライバンプにおいて、反転増幅回路として構成した場合に、プラス入力(リファレンス入力)に請求

項1記載の半導体集積回路の出力を適用した構成としてある。

【0014】

このようにすれば、例えば、図5に示すように、半導体集積回路の出力端子 *out* からの滑らかな電圧を、反転増幅回路を構成した演算増幅器 *op-amp* の *in+* 端子に加えている。従って、アンプの出力も *in+* 端子に加えた電圧のように滑らかに変化するので、ポップ音を抑制することができる。

【0015】

また、請求項4では、請求項1記載の半導体集積回路を用いて、状態遷移の際にドライブアンプの出力を時間に対して滑らかに変化させる構成としてある。

【0016】

以上の構成は、例えば、図6に示すようになる。このようにすれば、図6において状態遷移の際にドライブアンプはOFFしており、本来ドライブアンプの出力となる部分をドライブアンプそのものでない回路によって滑らかに変化させる。

【0017】

【発明の実施の形態】

以下、本発明を図示の実施形態に基づいて説明する。なお、既に説明済みの部分には同一符号を付し、重複説明を省略する。

【0018】

(1) 発明の概要

(1-1) 構成

本発明における、信号の立ち上がり（立ち下がり）波形の生成は、図1（a）、（b）に示すように、定電流による容量素子の充電（放電）による、時間に対して線形な電圧をMOSトランジスタのゲートソース間電圧として与え、容量素子CLARGE（ICの外で設けることが多い）への充電（放電）をこのMOSトランジスタのドレイン電流で行なう様にしたものである。

【0019】

図1（a）はnチャネルMOSトランジスタの場合の回路図、図1（b）はPチャネルMOSトランジスタの場合の回路図である。

また、M1はnチャネルMOSトランジスタ、M14はPチャネルMOSトランジスタ、I0、I1は定電流源、C0、C1は入力側の容量素子、CLARGE、CLARGE2は出力側の容量素子である。

【0020】

(1-2) 作用と効果

本発明によれば、従来技術で問題となっていた容量素子CLARGEへの充電（放電）開始直後の電圧の傾きの大きさを、全体のセトリング時間を犠牲にせずに緩和できる。

【0021】

図1(a)の場合、時間 $T=0$ のときに容量C0の両端の電圧を0Vとすると、定電流源I0からの電流によって容量C0は充電されるが、この時A点の電圧の時間による変化は

$$dV/dt = I/C = \text{constant}$$

となるので、時間に対して線形な電圧となる。

【0022】

この電圧を、MOSトランジスタのゲートソース間電圧として与えた場合、MOSトランジスタのドレイン電流は、 $V_{gs}-I_d$ 特性（図2）のように滑らかな立ち上がりとなる。

従って、従来例のような、充電（放電）開始直後の急激な電圧変化は緩和される。

【0023】

(2) 実施形態

図3は本実施形態の回路図である。slpbはslpの反転信号であり、slpがHIのときをスリープ状態、LOのときをアクティブ状態とする。出力端子outはスリープ状態のときgnd電位であり、アクティブ状態のときVREF電位となる。

【0024】

ここで、出力端子outに繋がる抵抗素子(R0、R1)はなくても（ショート）別にかまわないが、立ち上がり（立ち下がり）波形を調整する目的で挿入している。各状態が遷移する際の各ノード(A、B、out)の電圧変化は、図4の

ようになる。出力端子 out が時間に対して滑らかに変化している。

【0025】

従来例である図7の回路において、図4(c)の out とほぼ同等のセトリング時間になるように素子の値を調整したものの出力が、図4(d)の $out2$ である。 out と比較して、状態が遷移の初期での滑らかさに欠けるのがわかる。

この出力端子 out , $out2$ を人間が聞き取れる周波数範囲のみ通過させるフィルタ (バンド・パス・フィルタ: bpf) へ入力した時のフィルタ出力波形が、それぞれ図4(e), (f)の $bpfout$, $bpfout2$ である。

【0026】

$bpfout2$ のスケールは $bpfout$ のスケールに比べて2桁以上大きく、その大きさと異音の大きさは相関し、大きければ大きいほど異音も大きいと考えられる。 $bpfout2$ の波形の振幅を小さくするためには、時定数を大きくしてやれば可能であるが、セトリング時間を犠牲にする事になる。

【0027】

(3-1) 第1の応用例

図5は、図3の例で示されるような回路をヘッドホンアンプに適用した応用例の回路図である。この例では $CLARGE$ は外付としている。図5においては、状態遷移の際にドライブアンプは ON しており、その出力が滑らかに変化するようにしている。

また、アンプの slp 信号は共用しているが、個別に制御することも、本発明の範囲を逸脱しない。

【0028】

(3-2) 第2の応用例

図6は、図3の例で示されるような回路をヘッドホンアンプに適用した第2の応用例の回路図である。

【0029】

ここでアンプの出力はスリープ状態の時、 $HI-Z$ (ハイ・インピーダンス) であるとし、アンプがスリープ状態の時に図3の例で示されるような回路のスリープ信号が変化するように制御する。即ち、図6においては、状態遷移の際にドラ

イブアンプはOFFしており、本来ドライブアンプの出力となる部分をドライブアンプそのものでない回路によって滑らかに変化させている。

【0030】

例えば、

アンプスリープ → C0を滑らかにディスチャージ → 全体のスリープ状態

C0を滑らかにチャージ → アンプスリープ解除 → 全体の動作状態

という具合である。

このようにすれば、ポップ音を抑制することができる。

【0031】

【発明の効果】

以上説明したように本発明によれば、以下の効果を発揮することができる。

請求項1記載の発明によれば、定電流源からの電流によって容量は充電され、MOSトランジスタのゲートの電圧の時間による変化は「 $dV/dt = I/C = \text{constant}$ 」となるので、時間に対して線形な電圧となる。従って、MOSトランジスタのドレイン電流は、滑らかな立ち上がりとなるので、充電開始直後の急激な電圧変化を緩和することができる。

【0032】

請求項2記載の発明によれば、半導体集積回路の出力端子の出力電圧を滑らかにしているので、状態遷移の際にバンド・パス・フィルタを通すと、音響素子（スピーカ）から出力するポップ音を抑制することができる。

【0033】

請求項3記載の発明によれば、半導体集積回路の出力端子outからの滑らかな電圧を、反転増幅回路を構成した演算増幅器op-ampのin+端子に加えている。従って、アンプの出力もin+端子に加えた電圧のように滑らかに変化するので、ポップ音を抑制することができる。

【0034】

請求項4記載の発明によれば、例えば図6において、状態遷移の際にドライブ

アンプはOFFしており、本来ドライブアンプの出力となる部分をドライブアンプそのものでない回路によって滑らかに変化させる。従って、音響素子から出力するポップ音を抑制することができる。

【図面の簡単な説明】

【図 1】

本発明の原理を説明する回路図であって、(a) は n チャネル MOS トランジスタの場合、(b) は P チャネル MOS トランジスタの場合である。

【図 2】

本発明の原理を説明する $V_{gs} - I_d$ 特性図である。

【図 3】

本発明の実施形態の回路図である。

【図 4】

図 3 に示した回路における各点の波形図であって、(a) は A 点、(b) は B 点、(c) は out、(d) は out 2、(e) は b p f o u t、(f) は b p f o u t 2 における波形図である。

【図 5】

図 3 に示した半導体集積回路を適用した第 1 の応用例の音響素子ドライブアンプの回路図である。

【図 6】

図 3 に示した半導体集積回路を適用した第 2 の応用例の音響素子ドライブアンプの回路図である。

【図 7】

従来例の回路図である。

【図 8】

同従来例における波形図であって、(a) は入力信号、(b) は出力信号の波形図である。

【符号の説明】

C0, C1…入力側の容量素子

CLARGE, CLARGE2…出力側の容量素子

I 0, I 1…定電流源

M1, M5, M6, M7, M8, M9, M13…n チャンネルMOS トランジスタ

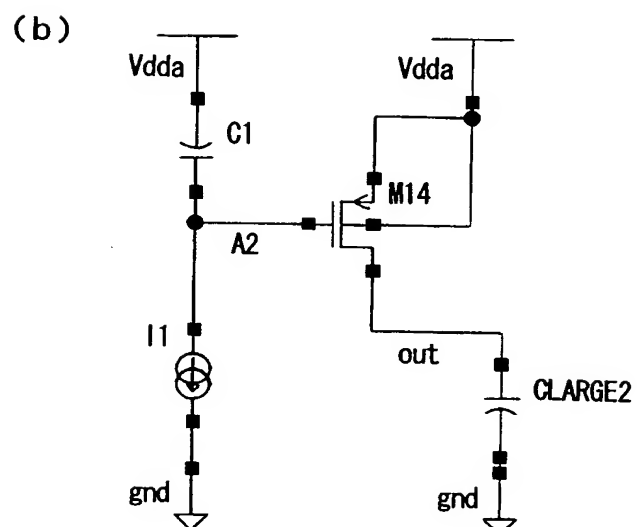
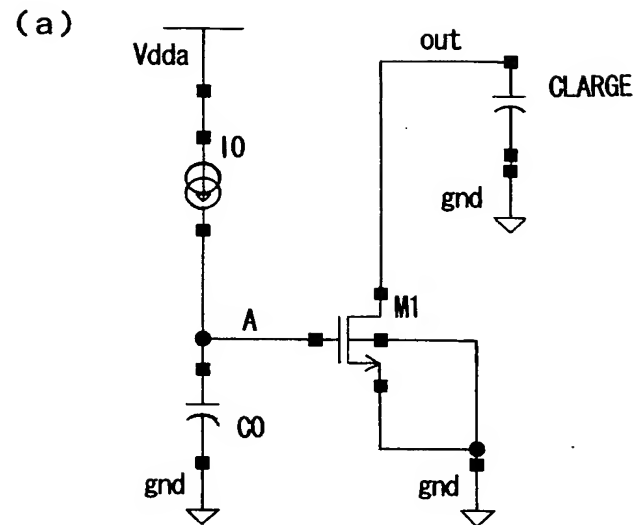
M2, M3, M4, M10, M11, M12, M14…P チャンネルMOS トランジスタ

OP・AMP…演算増幅器

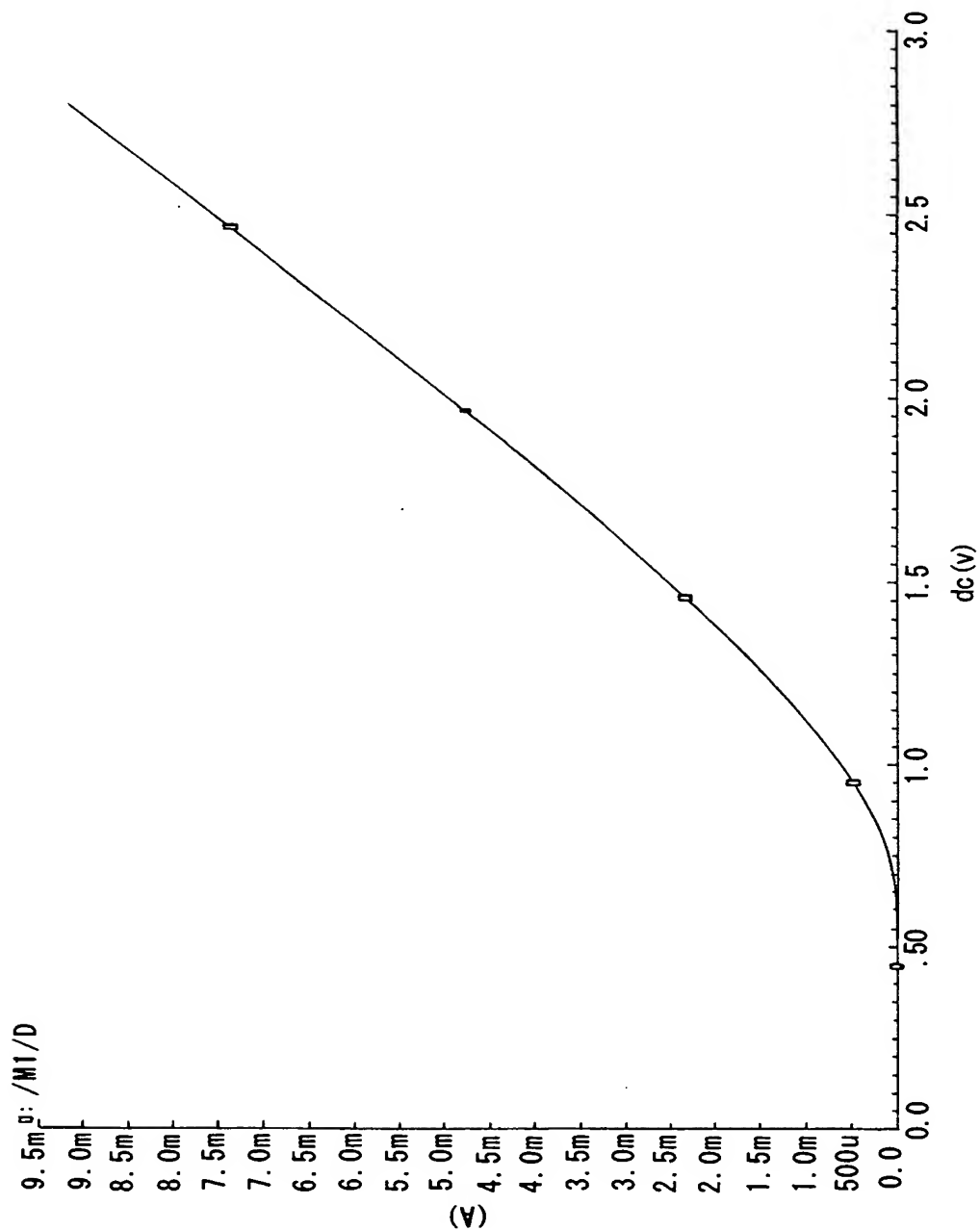
R0, R1, R2, R3, R7…抵抗器

【書類名】 図面

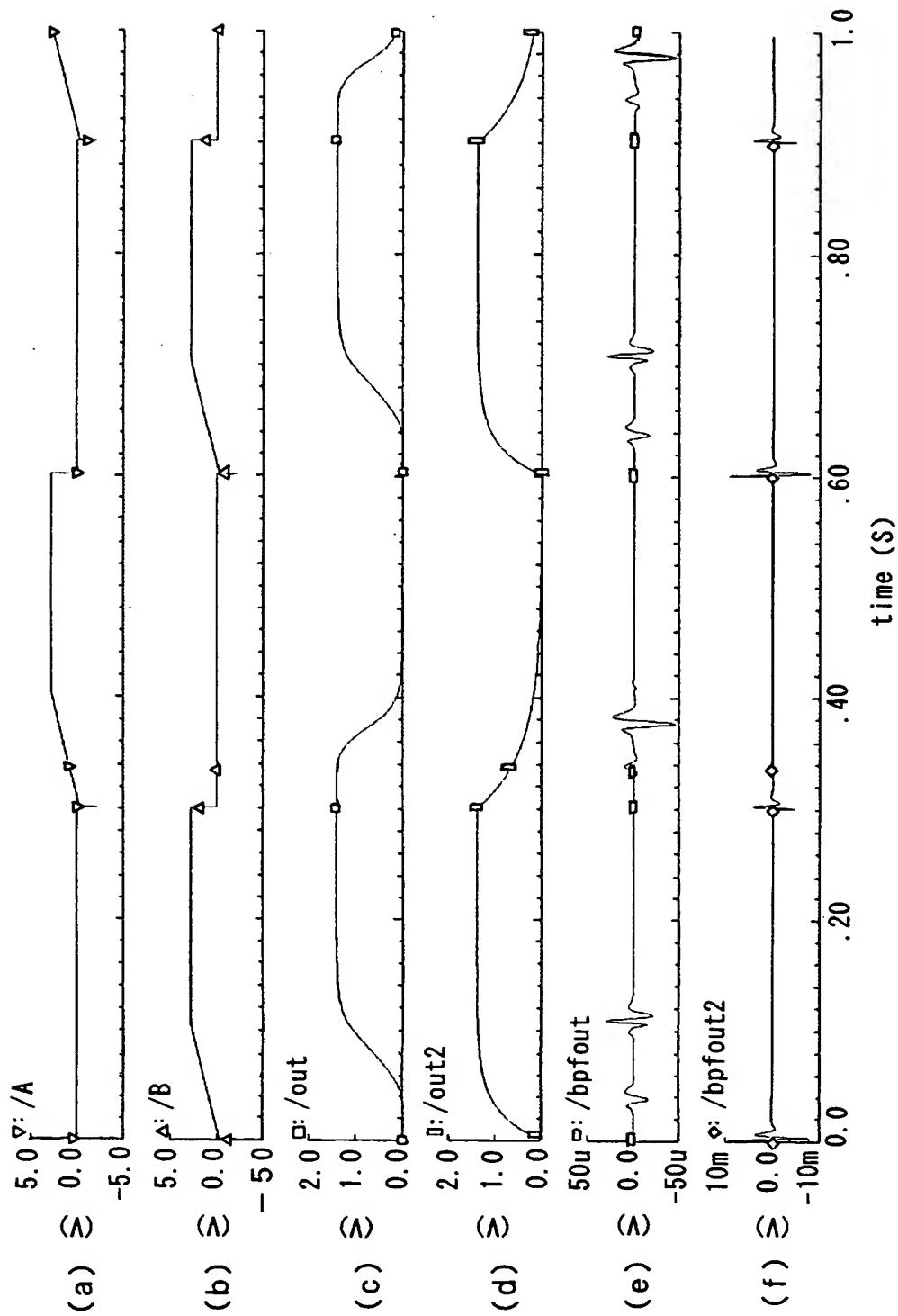
【図 1】



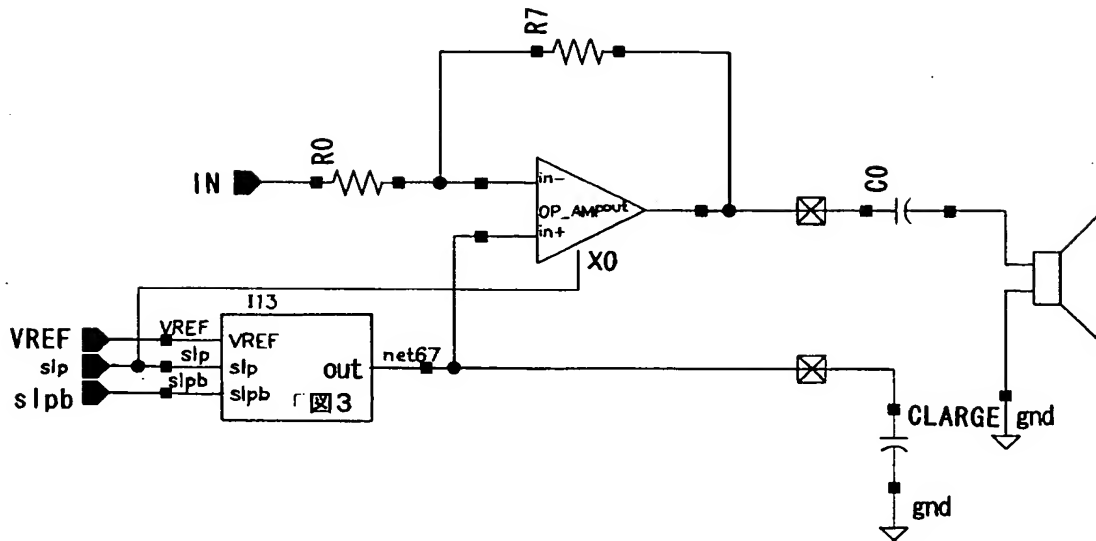
【図 2】



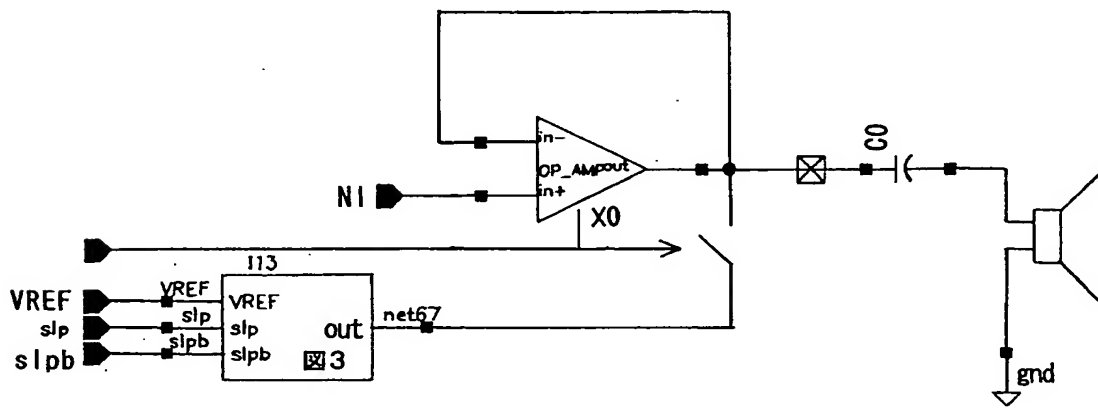
【図 4】



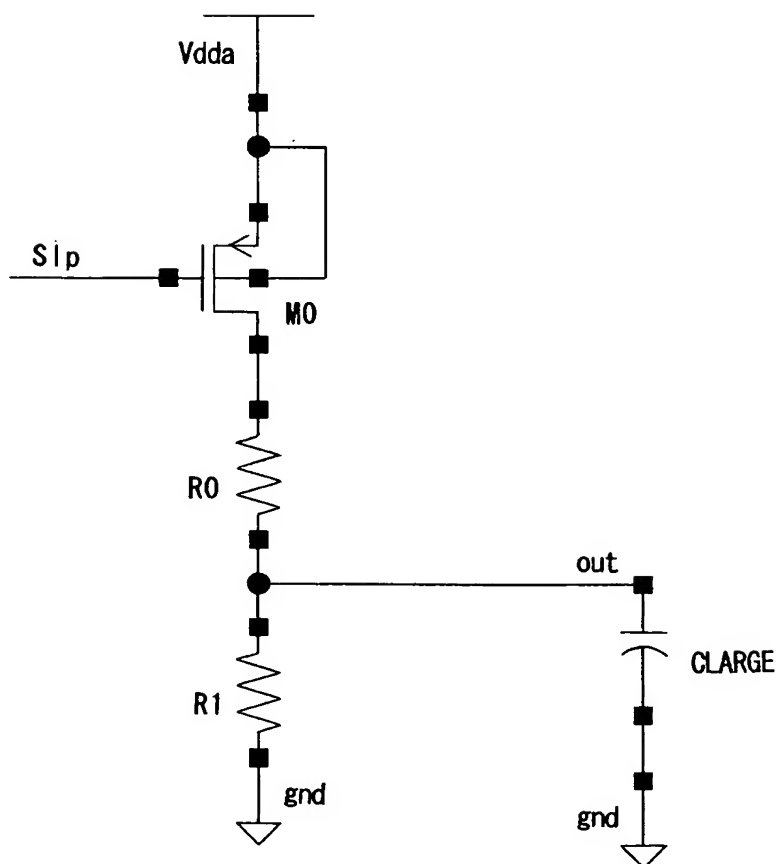
【図 5】



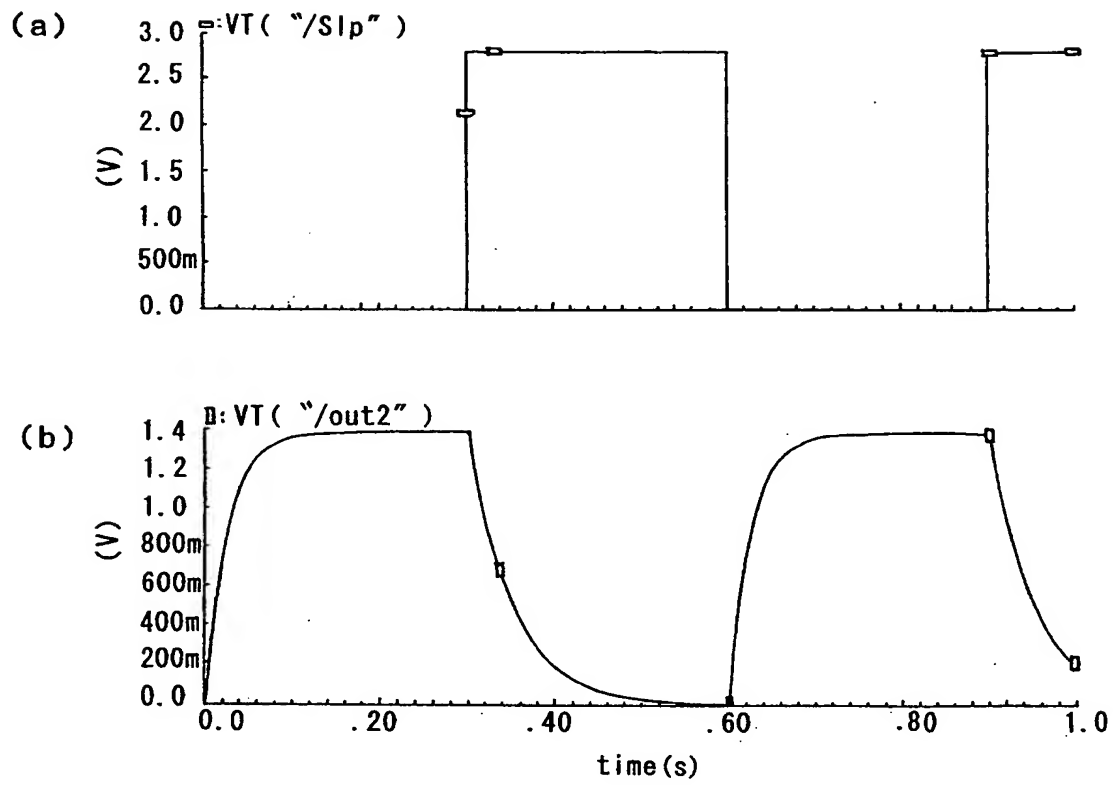
【図 6】



【図 7】



【図 8】



【書類名】 要約書

【要約】

【課題】 電源投入時，スリープ解除時，スリープ移行時におけるポップ音を低減し、且つ所定電圧へのセトリング時間を速くした半導体集積回路を提供する。

【解決手段】 半導体集積回路の構成を、定電流で容量素子C0を充電することにより、時間に対して線形な電圧変化を作り出し、この電圧でMOSトランジスタM1のゲートを制御することで、該MOSトランジスタの出力電流を時間に対して滑らかに変化させるようにしてある。

【選択図】 図 1

特願 2 0 0 3 - 0 1 7 5 0 6

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 6 7 4 7]

1. 変更年月日

2 0 0 2 年 5 月 1 7 日

[変更理由]

住所変更

住 所

東京都大田区中馬込 1 丁目 3 番 6 号

氏 名

株式会社リコー